

طراحی و بهینه‌سازی گرافیکی و تحلیل غیرخطی تقویت‌کننده توان در باند فرکانسی ka^۱

عبدالعلی عبدی پور^۱ - محمد حاک^۲ - زهرا غنیا^۳

۱- استادیار دانشکده مهندسی برق، دانشگاه صنعتی امیرکبیر

۲- دانشیار دانشکده فنی، دانشگاه تربیت مدرس

۳- فارغ التحصیل کارشناسی ارشد مهندسی برق، دانشگاه صنعتی امیرکبیر

چکیده - در مقاله حاضر روشی گرافیکی برای بهینه‌سازی مدارات غیرخطی جهت نیل به حداکثر توان خروجی، حداکثر راندمان و یا حداقل انترمدولاسیون ارائه می‌گردد. بعد از آن بر اساس مدل غیرخطی ترانزیستور و شیب خط- بار برای رسیدن به حداکثر توان خروجی، یک نمونه تقویت‌کننده توان در فرکانس مرکزی ۲۸ گیگا هرتز طراحی و بر مبنای ادمیتانس بهینه بار تعیین شده شبکه تطبیق خروجی آن سنتز می‌گردد. سپس با بکارگیری روش "توازن هارمونیک" شبکه غیرخطی تقویت‌کننده توان تحلیل و با تغییر نقطه بایاس ترانزیستور و شبکه تطبیق خروجی که منجر به تغییر ادمیتانس بار دیده شده توسط ترانزیستور می‌گردد، سیکل بار داخلی طوری تصحیح می‌گردد که به سیکل بهینه یا به عبارتی به خط- بار بهینه نزدیک و منطبق شود.

کلید واژگان: مدل غیرخطی، PHEMT، بهینه‌سازی گرافیکی، سیکل بار، توازن هارمونیک، تقویت‌کننده توان.

۱- مقدمه

بوسیله نرم‌افزارهای شبیه ساز نمی توان عملکرد مدارهای غیرخطی چند ترانزیستوری را بهینه‌سازی نمود. عموماً نرم‌افزارها تنها در مورد مدارها و المانهای خطی قابلیت بهینه‌سازی دارند، از این رو در مقاله حاضر برای بهینه‌سازی توان خروجی مدار تقویت کننده توانی که در باند Ka طراحی شده از روش نیرومندی به نام بهینه‌سازی گرافیکی استفاده شده است. با استفاده از روش گرافیکی ارائه شده می‌توان در مورد مدارات غیرخطی و سنتز هر یک از المانها و بخش‌های

مدار تطبیق برای رسیدن به حداکثر توان خروجی، حداکثر راندمان و یا حداقل انترمدولاسیون بهینه‌سازی نمود. این روش بر اساس مدل غیرخطی ترانزیستور، مشخصات استاتیکی آن و منحنی‌های سیکل بار استوار است و با آن می‌توان شرایط کار بهینه المان را در رژیم سیگنال بزرگ به صورت گرافیکی با رسم منحنی‌های سیکل بار از دید منبع جریان درین - سورس ترانزیستور، بدست آورد. این روش بهینه‌سازی مختص تقویت‌کننده‌های توان نیست و برای هر مدار غیرخطی نظیر اسیلاتورها و تقسیم‌کننده‌های فرکانس و

در این مقاله بخشی از نتایج مربوط به پروژه تحقیقاتی به شماره ۵۰۰/۵۳۸۴ت بین دانشگاه صنعتی امیرکبیر و مرکز تحقیقات مخابرات ایران ارائه شده است.

در این روابط، A_0 تا A_3 ، γ و β پارامترهای مدل هستند و V_{dso} ولتاژ درین-سورسی است که در آن ضرایب A_0 تا A_3 تعیین می‌شوند.

معادلات مربوط به خازنهای غیرخطی و دیوهای گیت-سورس و گیت-درین در اتصالات شاتکی نیز به صورت زیرند:

$$C_{gs}, C_{gd}(V) = \begin{cases} \frac{C_{gso}, C_{gdo}}{\left(1 - \frac{V}{V_\phi}\right)^m} & V < -f_c V_\phi \\ \frac{C_{gso}, C_{gdo}}{(1 - f_c)^{m+1}} \left(1 - f_c(1+m) + m \frac{V}{V_\phi}\right) & V > -f_c V_\phi \end{cases} \quad (2)$$

$$I_{diode} = \begin{cases} I_s \left(e^{\frac{V_{diode}}{nV_T}} - 1 \right) & V_{diode} > -5nV_T \\ -I_s + GV_{diode} & -V_b + 50V_T \leq V_{diode} \leq -5nV_T \\ -I_s \left(e^{\frac{-V_{diode} - V_b}{nV_T}} - 1 \right) + GV_{diode} & V_{diode} < -V_b + 50V_T \end{cases} \quad (3)$$

در رابطه (۲)، V_ϕ پتانسیل گیت شاتکی و m پارامتری وابسته به تابع توزیع ناخالصیهاست و در رابطه (۳)، I_s جریان اشباع معکوس اتصال، V_b ولتاژ شکست اتصال و G هدایت دیود در ناحیه معکوس است.

مقادیر عناصر مدل ترانزیستور و نیز پارامترهای مدل غیرخطی منبع جریان درین-سورس، خازنها و دیوهای ترانزیستور مورد استفاده در طرح تقویت‌کننده به شرح زیر است [۸]:

نیز مدارهای غیرخطی چند تحریکه مانند میکسرها که المان فعال آنها ترانزیستور FET باشد، قابل اعمال است.

۲- مدل غیرخطی HEMT

طراحی موفق و آنالیز سیگنال بزرگ مدارهای میکروویو، نیاز به مدل غیرخطی دقیق عناصر نیمه هادی و فعال آن دارد. مدلی که با مشخصه DC عنصر منطبق باشد و رفتار بخشهای غیرخطی آن را به خوبی مدل کند و نیز با آزمایشهای ساده، پارامترهای آن قابل دستیابی باشد. مدار معادل غیرخطی معمول ترانزیستور HEMT در شکل (۱) آورده شده است. المانهای غیرخطی در این مدار، خازنهای C_{gs} ، C_{gd} ، دیوهای D_{gs} ، D_{gd} و منبع جریان $I_{ds}(V_{G'S'}, V_{D'S'})$ هستند. مدلهای غیرخطی گوناگونی برای HEMT ارائه شده‌اند که از جمله آنها می‌توان به مدلهای Curtice2 [1]، Curtice3 [2]، Statz [3]، TOM [4] و Tajima [5] اشاره کرد. انتخاب یک مدل غیرخطی بستگی به کاربرد ترانزیستور دارد. از آنجا که عملکرد تقویت‌کننده توان به رفتار تمام المانهای غیرخطی ذکر شده در مدار معادل وابسته است، برای پرهیز از پیچیدگی، مدل درجه سه کورتیس به دلیل دقت بالا و سادگی و یکنواختی روابط آن بر سایر مدلهای منبع جریان غیرخطی ترجیح داده می‌شود.

رابطه منبع جریان این مدل در رابطه (۱) آورده شده است.

$$I_{ds} = (A_0 + A_1 V + A_2 V^2 + A_3 V^3) \tanh\left(\frac{V}{V_{ds}}\right) \quad (1)$$

$$V = V_{gs} [1 + \beta(V_{dso} - V_{ds})]$$

$$I_{ds} \text{ model parameters: } \begin{cases} A_0 = 0.058410 & A_1 = 0.10341 & A_2 = -0.0092479 & A_3 = -0.048684 \\ \beta = 0.021295 & \gamma = 2.3457 & V_{dso} = 5 \text{ Volt} \end{cases}$$

$$C_{gso} = 0.175070 \text{ pF} \quad C_{gdo} = 0.021008 \text{ pF} \quad V_{bi} = 0.76 \text{ V} \quad I_s = 10^{-14} \text{ A}$$

$$V_{To} = -1.2 \text{ V} \quad V_{Br} = 12 \text{ V} \quad V_T = 26 \text{ mV}$$

$$C_{gs} = 0.175070 \text{ pF} \quad C_{gd} = 0.021008 \text{ pF} \quad C_{ds} = 0.048216 \text{ pF} \quad R_{ds} = 273.7828 \Omega$$

$$R_g = 0.408305 \Omega \quad R_d = 0.600 \Omega \quad R_s = 0.400 \Omega$$

$$L_g = 0.014466 \text{ nH} \quad L_d = 0.033161 \text{ nH} \quad L_s = 0.001015 \text{ nH}$$

در هارمونیک اصلی (در مدل خطی و با اغماض از اثر هارمونیکها) تعیین می شود.

$$\begin{aligned} V_{ds}(t) &= V_{dso} + V_{ds1}(t) = V_{dso} + V_{ds1} \cos \omega t \\ I_{ds}(t) &= I_{dso} + I_{ds1}(t) = I_{dso} + I_{ds1} \cos(\omega t + \phi) \end{aligned} \quad (4)$$

با حذف t در روابط فوق، معادله مکان یک بیضی بدست می آید که مرکز آن در نقطه بایاس قرار دارد.

$$\frac{I_{ds1}^2(t)}{I_{ds1}^2} + \frac{V_{ds1}^2(t)}{V_{ds1}^2} - 2 \frac{V_{ds1}(t)}{V_{ds1}} \frac{I_{ds1}(t)}{I_{ds1}} \cos \phi = \sin^2 \phi \quad (5)$$

بر اساس این رابطه توان خروجی و ادمیتانس بار Y_L نیز قابل تعیین است.

$$|Y_L| = \frac{I_{ds1}}{V_{ds1}} = \sqrt{G_L^2 + B_L^2}, \quad \angle Y_L = \phi = \arctan\left(\frac{B_L}{G_L}\right) + \pi \quad (6)$$

$$P_{out} = \frac{1}{2} V_{ds1} I_{ds1} \cos \phi \quad (7)$$

مطابق رابطه (۵) سیکل بار در حالت کلی که بار، مقاومت خالص نیست به صورت یک بیضی در می آید. در عمل به دلیل آنکه ترانزیستورهای FET بین ترمینال های درین و سورس خود دارای المان راکتیو (مهمترین آنها خازن C_{ds}) هستند، سیکل بار المان در سیستم ۵۰ اهم هرگز به صورت یک خط در نمی آید. حالات خاص تغییرات سیکل بار داخلی را می توان به صورت تابعی از فاز ادمیتانس بار (ϕ) در نظر گرفت.

$\phi = 0$: در این حالت سطح سیکل صفر بوده و به صورت خطی با شیب ۴۵ در می آید، در این حالت عنصر جاذب توان است نه مولد توان.

$\phi = \pi$: در این حالت سطح سیکل برابر صفر بوده و به صورت خطی با شیب ۴۵- در می آید، در این حالت عنصر قادر است که حداکثر توان را به بار مقاومتی تحویل دهد. در واقع این حالت، حالت بهینه عملکرد ترانزیستور است.

مشخصه DC جریان درین بر حسب ولتاژ درین - سورس و ولتاژ گیت - سورس این ترانزیستور با استفاده از مدل فوق الذکر در شکلهای (۲) و (۳) رسم شده است.

۳- بهینه سازی گرافیکی

تحلیل و بهینه سازی هر مدار غیرخطی نظیر اسیلاتورها، تقسیم کننده های فرکانس و تقویت کننده های توان ضرورتاً بر اندازه گیری مشخصات استاتیکی ترانزیستور آن به صورت تابعی از ولتاژهای فرمان اعمال شده به دهانه های آن (یعنی گیت - سورس و درین - سورس) استوار است.

بر اساس مشخصات استاتیکی می توان نواحی مختلف کاری ترانزیستور را در رژیم سیگنال بزرگ به صورت تابعی از ولتاژهای فرمان بررسی کرد و محدودیتهای ناشی از پدیده های بهمنی، هدایت مستقیم دیود ورودی در ناحیه اهمی و Pinch off کانال را تعیین نمود. مطابق شکل (۴) محدوده تغییرات ولتاژ گیت - سورس بین V_p و $V_{ds \max}$ خواهد بود. محدوده تغییرات ولتاژ درین - سورس نیز بین $V_{ds \min}$ و $V_{ds \max}$ است که به ترتیب مرز بین ناحیه اشباع را با ناحیه اهمی و ناحیه شکست بهمنی تعیین می کنند. $V_{ds \min}$ در واقع همان ولتاژ زانوی اشباع است و $V_{ds \max}$ برابر $V_{Bgd} - V_p$ است که همان ولتاژ شکست اتصال گیت - درین است. روش گرافیکی که در ادامه تشریح می شود بر پایه مشخصات استاتیکی و این محدودیتهای قرار دارد.

منبع جریان غیرخطی (درین - سورس) ترانزیستور مهمترین عنصر غیرخطی آن است که کار اصلی تقویت را بر عهده دارد. بوسیله منحنی های سیکل بار می توان نحوه تغییرات جریان آنرا با ولتاژهای فرمان بررسی و مشخص نمود. منحنی های سیکل بار بر روی مشخصات استاتیکی رسم می شوند.

سیکل بار داخلی توسط جریان و ولتاژ منبع جریان $I_{ds}(t)$

الف) بهینه‌سازی بر مبنای حداکثر توان خروجی

اگر هذلولیهای مختلف مربوط به توان خروجیهای ثابت را به ازای مقادیر مختلف آن بر روی نمودارهای مشخصات استاتیکی رسم کنیم در آن صورت مطابق شکل (۶) آن هذلولی که بر مشخصه‌های استاتیکی به ازای $V_{gs} = V_\phi$ و $V_{gs} = -V_p$ مماس باشد حداکثر توان خروجی را نتیجه می‌دهد. چون این دو هذلولی با توجه به محدودیتهای مشخصات استاتیکی بیشترین فاصله را از هم دارند و در نتیجه امکان حداکثر تغییرات را به ولتاژ جریان خروجی یعنی V_{ds1} و I_{ds1} می‌دهند بنابراین با آن می‌توان، توان خروجی حداکثر را بدست آورد. در این حالت، خطی که نقاط تماس را به هم وصل می‌کند خط بار نامیده می‌شود و شیب آن معرف ادمیتانس بار خواهد بود.

$$I_{dso} = \frac{I_{dsmin} + I_{dsmax}}{2}, \quad V_{dso} = \frac{V_{dsmin} + V_{dsmax}}{2} \quad (9)$$

$$Y_L = \frac{I_{dsmax} - I_{dsmin}}{V_{dsmax} - V_{dsmin}} \quad (10)$$

ب) بهینه‌سازی بر مبنای حداکثر بهره

برای یک توان خروجی مشخص، حداکثر کردن بهره مستلزم حداقل کردن توان ورودی و یا به عبارتی دامنه V_{gs1} است. بدین ترتیب هذلولی که حداقل نمایش دهد، حداکثر بهره را مشخص می‌کند مطابق شکل (۷) هر چه اختلاف $V_{gs}(\gamma) - V_{gs}(\delta)$ کمتر باشد دامنه V_{gs1} کوچکتر بوده و توان ورودی به همان نسبت کمتر است.

$$Y_L = G_L = \frac{I_{ds}(\gamma) - I_{ds}(\delta)}{V_{ds}(\delta) - V_{ds}(\gamma)} \quad (11)$$

مطابق رابطه (۱۱) شیب خطی که دو نقطه تماس را به هم وصل می‌کند معرف ادمیتانس بار خواهد بود، هر چه شیب خط بار کمتر باشد، دامنه تغییرات V_{gs} کوچکتر بوده و در نتیجه بهره بهر توان بیشتر خواهد بود.

ج) بهینه‌سازی بر مبنای حداقل کردن انترمدولاسیون

در میان اهداف بهینه‌سازی در رژیم سیگنال بزرگ، بدست

$\phi = \pm \frac{\pi}{2}$: در این حالت سیکل به صورت دایره‌ای با شعاع واحد در می‌آید یعنی سیکل بار در این حالت به حداکثر سطح خود رسیده است و این در صورتی رخ می‌دهد که امدانس شبکه بار متصل به ترمینال درین - سورس موهمومی خالص باشد.

بر اساس روش گرافیکی نخست شیب کار بهینه برای حداکثر و توان خروجی، حداکثر بهره یا حداقل انترمدولاسیون به روشی که در ادامه تشریح می‌شود، بر اساس مشخصات استاتیکی ترانزیستور تعیین می‌شود و بعد از آن در یک حلقه بهینه‌سازی سطح سیکل بار صفر و به این شیب بهینه نزدیک می‌شود. اما برای تعیین شیب و شرایط کار بهینه المان هذلولیهای توان ثابت که بر روی مشخصات استاتیکی رسم می‌شوند استفاده می‌گردد. هذلولی‌ها در صفحه $I_{ds1} - V_{ds1}$ مکان هندسی توان خروجی عنصر فعال به ازای یک مقدار ثابت و مشخص هستند و مطابق شکل (۵) مرکز آنها در نقطه بایاس قرار می‌گیرد.

$$\pm I_{ds1} = \frac{2P_{o1}}{V_{ds1} \cos \phi} \quad \left| \quad = \frac{-2P_{o1}}{V_{ds1}} \quad (8)$$

در حالت بهینه $\phi = \pi$

در مدل خطی، هذلولیها پوش سیکلهایی با سطح صفر و برای یک توان خروجی ثابت هستند. از آنجا که از این روش گرافیکی برای بهینه‌سازی تقویت‌کننده کلاس A استفاده شده است از اینرو همه اشکال و روابط ارائه شده نیز مربوط به تقویت‌کننده کلاس A است که با تغییر نقطه کار (I_{dso}, V_{dso}) می‌توان آن را به کلاسهای دیگر تقویت‌کننده توان و یا مدارهای غیرخطی دیگر بسط داد. بر اساس مشخصات استاتیکی ترانزیستور و هذلولیهای توان ثابت می‌توان شیب بهینه سیکل بار و به عبارتی شرایط کار بهینه المان را به منظور رسیدن به حداکثر توان، حداکثر بهره و یا حداقل انترمدولاسیون تعیین نمود.

۱- تعیین ادمیتانس بهینه ترانزیستور بر مبنای مشخصات مطلوب نظیر حداکثر توان خروجی، بهره و یا حداقل انترمدولاسیون با توجه به بایاس، مشخصات استاتیکی و محدودیتها

۲- آنالیز غیرخطی به وسیله روش توازن هارمونیک

۳- بهینه سازی و تصحیح سیکل بار داخلی در دهانه غیرخطی $I_{ds}(t)$ طوریکه سیکل به صورت خطی با شیب بهینه (که در شماره ۱ تعیین شده است) در آید.

۴- جبرانسازی خطاهای سیکل بار برای رسیدن به ادمیتانس بار بهینه که با تغییر ادمیتانس بار و نقطه کار امکان پذیر است.

۴- طراحی مدار تقویت کننده توان

تقویت کننده‌های توان از جهاتی با تقویت کننده‌های سیگنال کوچک متفاوت هستند. طراحی و بهینه‌سازی این تقویت کننده‌ها نیاز به مطالعه شرایط بهینه عملکرد سیگنال بزرگ المانهای فعال آن دارد. در کاربردهای توان پایین که تقویت کننده در رژیم سیگنال کوچک کار می‌کند، از روی مدل خطی ترانزیستور می‌توان مدارهای تطبیق ورودی و خروجی را طراحی و بهینه‌سازی نمود. ولی در تقویت کننده‌های توان لازم است که تکنیکهای اندازه گیری ویژه ای را در نظر گرفت که به ما اجازه مطالعه شرایط بهینه بار و نقطه کار المان فعال را در رژیم سیگنال بزرگ بدهد. این شرایط بهینه براساس اهدافی مانند حداکثر توان، بهره و یا حداقل انترمدولاسیون مطابق قسمت (۳) تعیین می‌گردد. بر این اساس، یک تقویت کننده توان در کلاس A و در فرکانس ۲۸ گیگا هرتز مطابق مراحل زیر طراحی شده است.

الف) انتخاب عنصر اکتیو

ترانزیستوری که برای تقویت کننده توان انتخاب می‌شود باید قابلیت بیشتری را در تحمل جریان زیاد، ولتاژ بزرگ بین گیت و درین، درجه حرارت‌های بالا و قابلیت تلف کردن

آوردن ادمیتانس بار بهینه برای حداقل انترمدولاسیون، در سیستم های مخابراتی دارای اهمیت ویژه است. در راستای حداقل کردن انترمدولاسیون مرتبه سوم، استفاده از روش بهینه سازی گرافیکی می تواند مفید باشد. مطابق مرجع [۶] اگر دامنه تغییرات ولتاژ خروجی (V_{ds1}) حداقل شود مؤلفه انترمدولاسیون درجه سوم حداقل می گردد. در واقع از روی روابط جریان $I_{ds1}(t)$ با ولتاژ V_{gs} به ازای دو ورودی متفاوت V_{gs} با دامنه یکسان و فرکانس های متفاوت می توان نشان داد که بهترین رابطه انترمدولاسیون برای یک توان ورودی مشخص بوسیله حداقل کردن V_{ds1} بدست می آید. بنابراین هذلولی که نیمه بالایی آن مشخصه $V_{gs} = V_{\phi}$ را قطع می کند و نیمه پایینی آن منحنی $V_{gs} = -V_p$ را طوریکه حداقل تغییر در V_{ds} حاصل شود (شکل ۸)، آن هذلولی شرایط بهینه کار را برای حداکثر سوئینگ جریان و حداقل سوئینگ ولتاژ به ازای یک توان خروجی مشخص و در نتیجه شرایط بهینه کار را برای حداقل انترمدولاسیون تعیین می کند.

$$Y_L = G_L = \frac{I_{ds}(\alpha) - I_{ds}(\beta)}{V_{ds}(\beta) - V_{ds}(\alpha)} \quad (۱۲)$$

شیب خط بار برابر ادمیتانس بار Y_L خواهد بود. هرچه Y_L بزرگتر باشد سوئینگ V_{ds} کمتر و سوئینگ I_{ds} بیشتر خواهد بود و در نتیجه مقدار انترمدولاسیون کمتر می‌گردد. در نتیجه برای یک توان ورودی ثابت حداکثر کردن توان خروجی و بهره با حداقل کردن انترمدولاسیون ناسازگار است. در این حالت برای رسیدن به این خواسته های متضاد باید یک مصالحه‌ای بین ادمیتانس بهینه توان افزوده که مقداری کوچک است و ادمیتانس بهینه انترمدولاسیون که مقداری بزرگ است، صورت گیرد.

بدین ترتیب بر اساس آنچه که تاکنون در مورد سیکل بار، حالات خاص آن و روش بهینه‌سازی و تعیین شیب بهینه برای عملکرد ترانزیستور گفته شد می‌توان شرایط کار بهینه آن را مطابق مراحل زیر تعیین نمود.

ایزوله‌اند. با توجه به مزایای ساختار متوازن، از ترکیب شاخه درختی آن مطابق شکل (۹) برای تامین توان خروجی ۳۵ dBm در طرح حاضر استفاده شده است. لازم به یادآوری است که بحث بهینه سازی گرافیکی در این مقاله در مورد تقویت کننده تک طبقه قبل از ترکیب، اعمال شده است که در ادامه مراحل طراحی و بهینه سازی آن ارائه می‌گردد. بهینه‌سازی ساختار ترکیبی، مبحثی مجزا است که در این مقاله به آن پرداخته نشده است.

ج) انتخاب نقطه بایاس

نقطه بایاس در تقویت‌کننده‌های توان تعیین‌کننده کلاس کاری تقویت‌کننده و در نتیجه مشخصات دینامیکی آن یعنی توان خروجی، بهره، درصد افزایش توان، راندمان، امپدانس بار بهینه و ... است. برای گرفتن توان خروجی بیشتر و نیز خواص خطی بهتر و کم کردن اثر هارمونیکها بر روی توان خروجی در فرکانس اصلی، بایاس کلاس A را انتخاب می‌کنیم. در اینصورت هر چند ترانزیستور در ناحیه اشباع منحنی $I_{ds}(V_{ds})$ بایاس میشود ولی به دلیل گسترده بودن محدوده تغییرات ولتاژ و جریان درین - سورس انتظار داریم که اثر هارمونیکها ناچیز باشد [۹].

د) طرح مدار تک طبقه

منظور از طرح تقویت‌کننده توان تعیین امپدانس بهینه منبع و بار و سستز مدارات تطبیق آن است. با معلوم بودن ترانزیستور مدار و نقطه بایاس آن می‌توان مدل غیرخطی ترانزیستور و پارامترهای آن را بدست آورد و از روی آن امپدانسهای بهینه را تعیین نمود. البته تا زمانی که دیود گیت-سورس وارد ناحیه هدایت خود نشده، امپدانس ورودی ترانزیستور چندان با سطح توان ورودی تغییر نمی‌کند و بنابراین نحوه طراحی مدار تطبیق ورودی برای تقویت‌کننده‌های توان همانند تقویت‌کننده‌های سیگنال کوچک است اما برای دریافت حداکثر توان، حداکثر بهره و یا حداقل انترمدولاسیون، امپدانس بهینه بار در خروجی دیگر امپدانس

گرمای زیاد را داشته باشد. علاوه بر اینها مانند ترانزیستورهای کوچک باید دارای بهره مناسب، راندمان بالا و حتی المقدور خطی باشد. در فرکانس‌های پائین مایکروویو معمولاً از ترانزیستورهای GaAs MESFET به دلیل آنکه چگالی توان بالایی دارند استفاده می‌شود اما در فرکانس‌های بالاتر نظیر باند میلی‌متری از ترانزیستورهای PHEMT^۱ که فرکانس قطع بالاتری دارند، استفاده می‌شود [۷].

ترانزیستور انتخابی ما از نوع ترانزیستور Pseudomorphic InGaAs/AlGaAs/GaAs HEMT است که برای تامین ولتاژ شکست و چگالی جریان بالا طراحی شده است. این نوع ترانزیستورها همچنین بهره و PAE بالایی در باند میلی‌متری ایجاد می‌کنند [۸].

ب) انتخاب توپولوژی

به وسیله یک طبقه تقویت‌کننده همیشه نمی‌توان بهره و توان لازم را در پهنای باند مطلوب تأمین کرد و در این مورد باید از ساختارهای ترکیبی چند طبقه استفاده نمود.

در جدول (۱) سه نوع ساختاری که بیش از همه در روشهای ترکیب توان استفاده می‌شوند، مقایسه شده‌اند. با توجه به اینکه سطح کوپلینگ بین طبقات مختلف در طرح شماره (۱) کمتر است از اینرو از این ساختار بیشتر در فرکانس‌های خیلی بالا استفاده می‌شود. در صورتیکه بهره و راندمان بالاتر و پهنای باند بیشتری لازم باشد از طرح شماره (۲) استفاده می‌شود. به دلیل پیچیدگی و نیز کوپلینگ بالا در طبقات مختلف تقویت‌کننده توان شماره (۳)، کمتر آن را بکار می‌برند. این طرح در فرکانس‌های پائین‌تر مفید واقع می‌شود.

استفاده از ساختار متوازن طرح شماره (۲) در کاربردهای باند وسیع بسیار معمول است. متوالی قرار دادن طبقات متوازن به راحتی امکان پذیر است چون علاوه بر آنکه VSWR دهانه‌های ورودی و خروجی آن پائین است، دو دهانه تقویت‌کننده متوازن که در یک طرف قرار دارند از هم

بهینه سیگنال کوچک نخواهد بود و مطابق روش ارائه شده در قسمت (۳) تعیین می‌گردد. بر این اساس نخست امپدانس بهینه بار Z_L تعیین می‌شود بعد از آن با معلوم بودن Z_L مقدار امپدانس ورودی مشخص می‌شود و با معلوم بودن Z_{in} مقدار امپدانس منبع را برابر Z_{in}^* جهت رسیدن به حداکثر بهره توان قابل حصول تعیین و سنتز می‌گردد.

طرح مدار در شکل (۱۰) نمایش داده شده است. برای رسیدن به توان خروجی بیشتر، از ساختار سورس مشترک استفاده شده است [۱۱]. برای کاهش اثر نامطلوب مدار بایاس بر مشخصات RF تقویت کننده بهتر است در طراحی، مدار بایاس به عنوان جزئی از مدارهای تطبیق در نظر گرفته شود و بر این اساس بهینه سازی مدار صورت گیرد. برای صدمه ندیدن ترانزیستور هنگام تحریک با سطح زیاد، یک مقاومت به صورت سری در مدار بایاس گیت قرار گرفته تا در حالت هدایت مستقیم دیود گیت - سورس به صورت فیدبک عمل کرده و ولتاژ گیت را پایین بیاورد. RC موجود در مدار بایاس گیت موجب پایداری بیشتر تقویت کننده و حذف نوسانات مود فرد و فرکانس پایین می‌گردد. در مدار بایاس درین نیز یک RC سری برای حذف نوسانات فرکانس پایین در نظر گرفته شده است.

۵- آنالیز مدار

مفیدترین و قویترین روش برای آنالیز مدارهای غیرخطی قوی یا ضعیف با تحریک متناوب، روش توازن هارمونیک است و برای تطبیق توان نیز مطابق مراحل بهینه‌سازی سیکل بار، از این روش برای تحلیل غیرخطی تقویت کننده توان و بهینه‌سازی آن استفاده شده است.

● روش توازن هارمونیک [۹]

در این روش مدار شکل (۱۰) به دو شبکه خطی و غیرخطی مجزا از هم تقسیم می‌شود، بعد از آن از مزیت روشهای حوزه

زمان در تحلیل عناصر غیرخطی و برتری روشهای حوزه فرکانس در تحلیل عناصر خطی (به خصوص عناصر گسترده) استفاده می‌گردد، با تبدیل فوریه و عکس آن می‌توان مؤلفه های زمانی و فرکانسی ولتاژ را در دهانه های مشترک دو شبکه خطی و غیرخطی به یکدیگر تبدیل کرد. اگر مؤلفه های فرکانسی ولتاژ دهانه ها معلوم باشد، می‌توان با استفاده از ماتریس ادمیتانس بخش خطی، جریان هر دهانه را بدست آورد و با داشتن مؤلفه های زمانی ولتاژ دهانه ها و استفاده از مشخصات بخش غیرخطی، جریان دهانه ها را در حوزه زمان بدست آورد. حال باید شکل موج ولتاژ دهانه ها را طوری پیدا کرد که جمع جبری جریانهای بخش خطی و غیرخطی در هر دهانه مشترک صفر شود، ایده اصلی این روش نیز همین است.

روشهای مختلفی برای حل معادله توازن هارمونیک ارائه شده است که از میان آنها روش نیوتن به دلیل سرعت بالا، سادگی و شیب زیاد همگرایی بیش از همه بکار می‌رود. البته در روش نیوتن، حدس اولیه ولتاژ در دهانه های مشترک خطی و غیرخطی در شیب همگرایی بسیار مؤثر است، معمولاً برای کنترل بیشتر بر روی پایداری و همگرایی روش نیوتن از ضریب میراکننده در رابطه بازگشتی آن استفاده می‌شود.

۶- نتایج

با تغییر مقدار امپدانس بار، منحنیهای سیکل بار که بر روی مشخصات استاتیکی رسم می‌شوند تغییر شکل می‌دهند. بدین ترتیب با هر بار اجرای برنامه تحلیل مدار به روش توازن هارمونیک و تغییر مقدار امپدانس بار، امپدانس ورودی ترانزیستور نیز تغییر می‌کند و در هر قدم باید امپدانس منبع را بر اساس امپدانس ورودی جدید انتخاب کرد تا تطبیق در ورودی همچنان برقرار باشد. شبیه سازی مدار بعد از هر بار تغییر امپدانس بار و اصلاحات لازم در ورودی برای تطبیق، در تمام مراحل توسط نرم افزار HPEESOF SeriesIV

صورت گرفته است.

در شکل‌های (۱۱) تا (۱۵) نحوه تغییرات منحنی سیکل بار دیده شده در خروجی تقویت‌کننده طراحی شده (تک طبقه) و نیز طیف خروجی با تغییر امپدانس بار و توان ورودی و با تغییر بایاس از کلاس A به B آورده شده است. مطابق شکل (۱۱) در حالتی که امپدانس بار مقاومتی و برابر ۴۷ اهم است، سیکل بار به خط - بار بهینه نزدیک می‌شود و در این حالت عملکرد تقویت‌کننده در بهترین حالت خود از لحاظ مشخصات دینامیکی قرار دارد. بهینه سازی تقویت کننده توان تک طبقه نیز برای رسیدن به این مشخصات صورت گرفته است. یعنی مدار طوری بهینه سازی شده است که حول مقاومت بار ۵۰ اهم بهترین مشخصات را داشته باشد که این مشخصات تقویت کننده تک طبقه در جدول شکل (۱۱) ارائه شده است. با افزایش مقاومت بار مطابق شکل (۱۲) و فاصله گرفتن آن از مقدار بهینه، سطح سیکل بار افزایش می یابد که در نتیجه آن مقدار بهره و راندمان شدیداً کاهش می‌یابد. برای بررسی بیشتر تقویت کننده در حالت بهینه با بار ۴۷ اهم، توان ورودی به ترتیب به dBm و ۱۵dBm افزایش یافته است که نتایج مربوط به این حالات در شکل‌های (۱۳) و (۱۴) ارائه گردیده است. با افزایش توان ورودی به dBm به دلیل شرایط بهینه تقویت کننده در بار ۴۷ اهم مقدار بهره چندان کاهش نمی یابد و مقدار توان خروجی در حد مطلوبی است. به دلیل افزایش سطح سیکل بار در مقایسه با شکل (۱۱) مقدار توان مصرفی افزایش یافته است اما به دلیل بالا بودن بهره (که از افزایش سوئیچینگ جریان در منحنی سیکل بار پیداست) و افزایش اختلاف توان خروجی از توان ورودی مطابق

جدول، مقدار راندمان تا حد ۳۶/۵۳ درصد افزایش یافته است. اما با افزایش بیشتر توان ورودی تا ۱۵dBm مطابق شکل (۱۴) مقدار بهره و راندمان افت کرده و سطح هارمونیکها افزایش می‌یابد. با تغییر نقطه بایاس از کلاس A به B مطابق انتظار مقدار بهره توان کاهش پیدا کرده است اما به دلیل کاهش مصرف توان مقدار راندمان چندان تغییر نمی‌کند (شکل ۱۵).

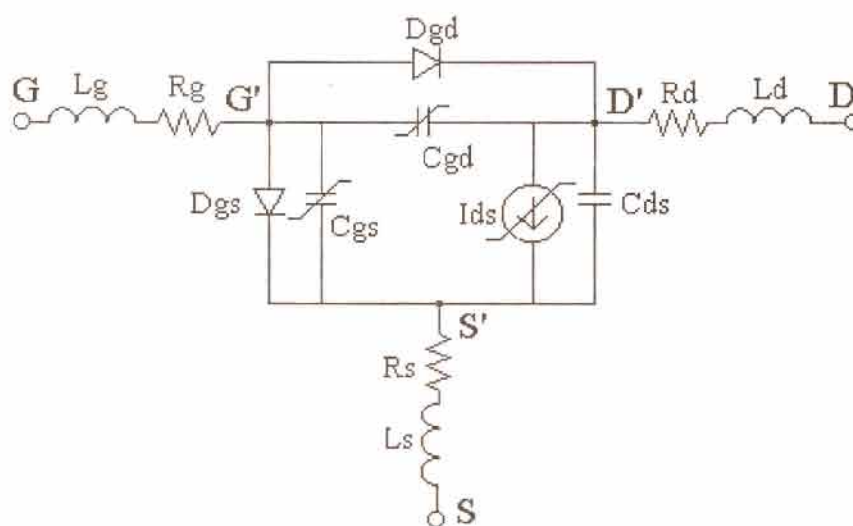
بدین ترتیب نتایج شبیه سازی، نحوه طراحی و روش بهینه‌سازی تقویت کننده را در راستای دست یابی به شرایط بهینه توان بر مبنای منحنیهای سیکل بار در مقاومت بار ۴۷ اهم تأیید می‌کند. نتایج ارائه شده تنها نمونه‌ای از روش بهینه سازی گرافیکی تشریح شده است که در مورد تقویت کننده توان باند Ka، برای رسیدن به حداکثر توان خروجی بر روی تقویت کننده تک طبقه قبل از ترکیب طبقات آن، اعمال شده است. از این روش گرافیکی میتوان به صورت مشابه برای بهینه سازی توان، بهره و انترمدولاسیون مدارهای غیرخطی مختلف در هر باند فرکانسی بهره برد.

۷- تشکر و قدردانی

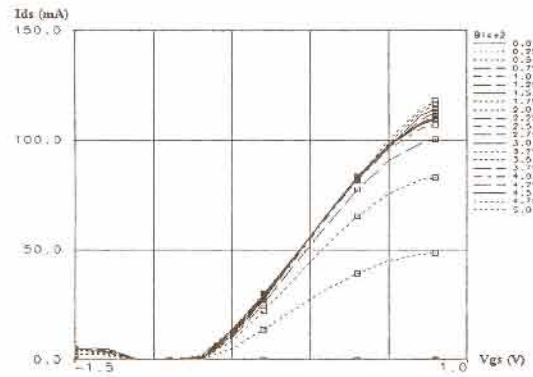
از مسولین و پرسنل محترم مرکز تحقیقات مخابرات ایران و همچنین معاونت پژوهشی دانشگاه صنعتی امیرکبیر که تسهیلات لازم را در راستای انجام پروژه در اختیار مجریان طرح قرار داده‌اند تشکر و قدردانی می‌شود.

جدول ۱ مقایسه ساختارهای تقویت کننده توان با توان خروجی مشابه [۱۰]

ساختار تقویت کننده توان	(۱)	(۲)	(۳)
بهره بالا	ضعیف	متوسط	خوب
سادگی مدارات تطبیق	ضعیف	خوب	خوب
سادگی مدار بایاس	خوب	متوسط	ضعیف
پهنای باند	کم	زیاد	زیاد
پائین بودن اثرات ناشی از کوپلینگ	خوب	متوسط	ضعیف
درجه اطمینان	ضعیف	متوسط	خوب



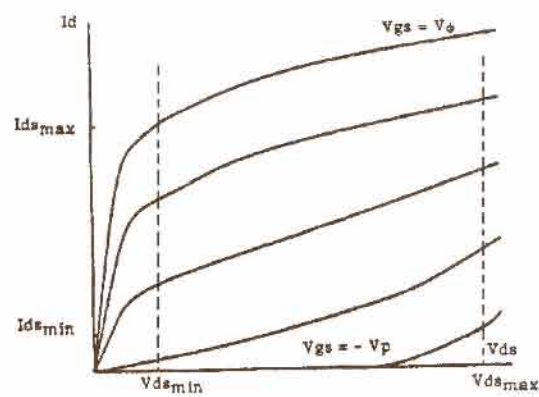
شکل ۱ مدل غیرخطی HEMT



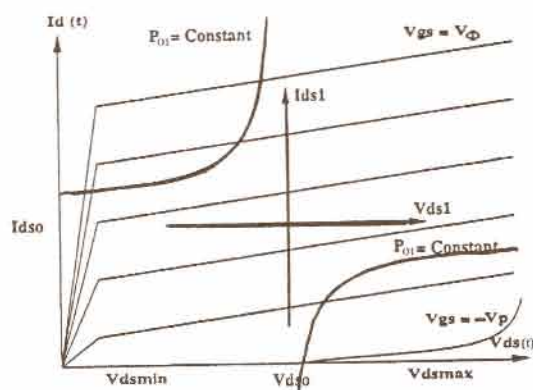
شکل ۲ نمودار $I_{ds} - V_{ds}$



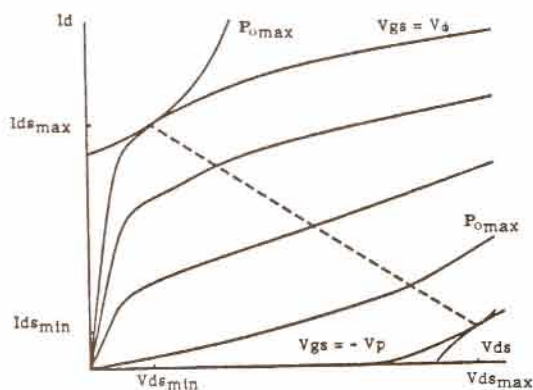
شکل ۳ نمودار $I_{ds} - V_{gs}$



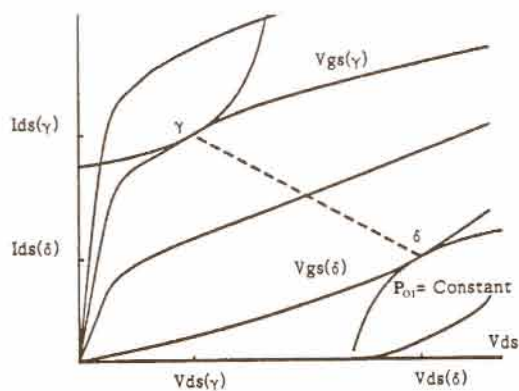
شکل ۴ مشخصات استاتیکی ترانزیستورهای خانواده FET به ازای ولتاژ فرمانهای مختلف



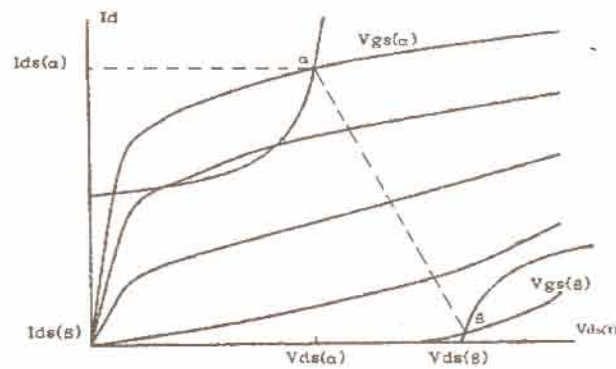
شکل ۵ مکان هندسی توان خروجی عنصر فعال به ازای یک مقدار ثابت هذلولی است که مرکز آن در نقطه بایاس عنصر فعال قرار دارد.



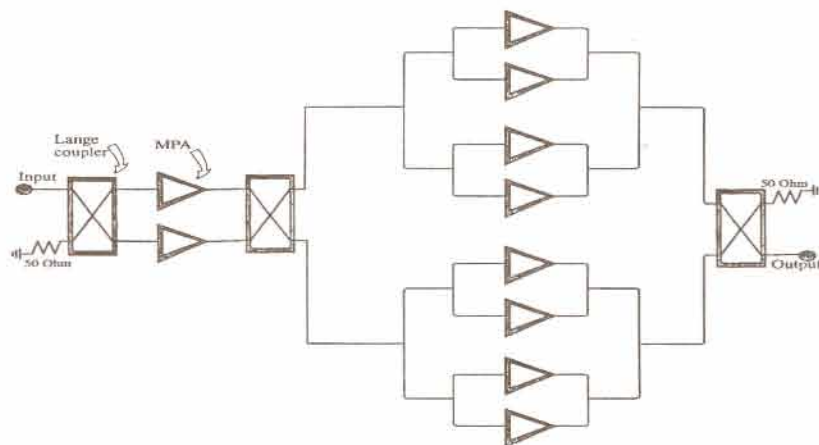
شکل ۶ هذلولی که در ولتاژ زانو بر مشخصه $V_{gs} = V_{\phi}$ و در ولتاژ V_{dsmax} بر مشخصه $V_{gs} = -V_p$ مماس است توان خروجی حداکثر را مشخص می‌کند. این هذلولی حداکثر فاصله را بین مشخصات I-V ایجاد می‌کند.



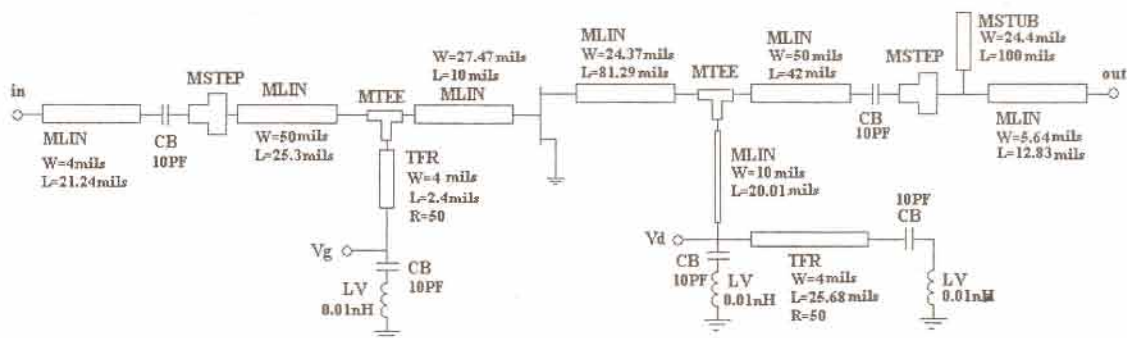
شکل ۷ حداکثر بهره با حداقل کردن تغییرات ولتاژ گیت - سورس یعنی $V_{gs}(\gamma) - V_{gs}(\delta)$ بدست می‌آید.



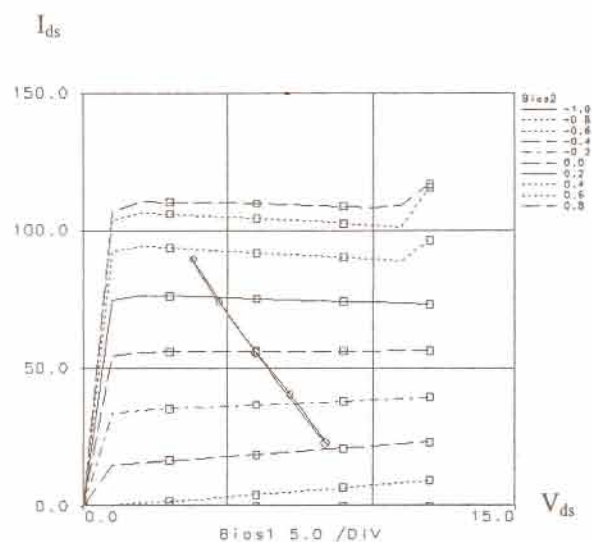
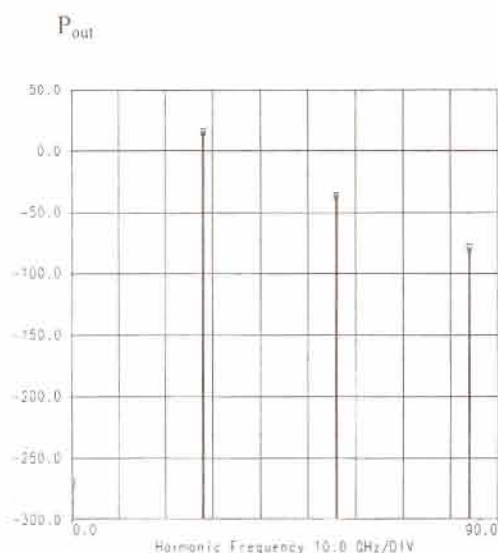
شکل ۸. حداقل انترمدولاسیون برای یک توان خروجی مشخص به وسیله هذلولی‌هایی که حداقل تغییر ولتاژ درین را مشخص می‌کنند، بدست می‌آید.



شکل ۹ ساختار ترکیبی تقویت کننده توان با توان خروجی ۳۵dBm

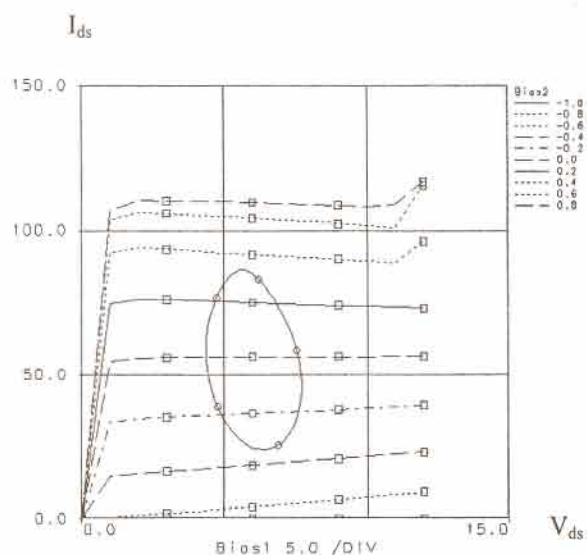
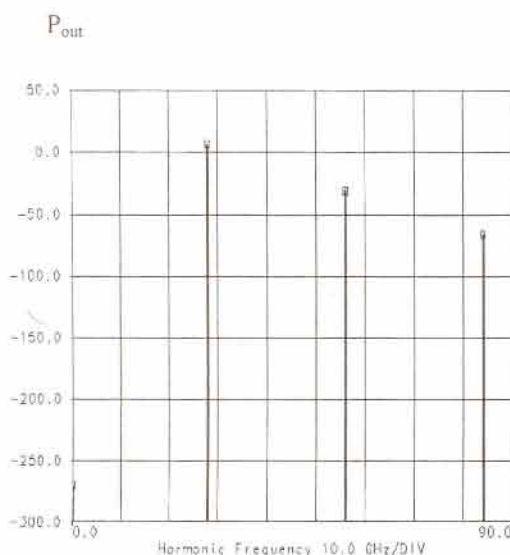


شکل ۱۰ طرح تقویت‌کننده توان تک طبقه



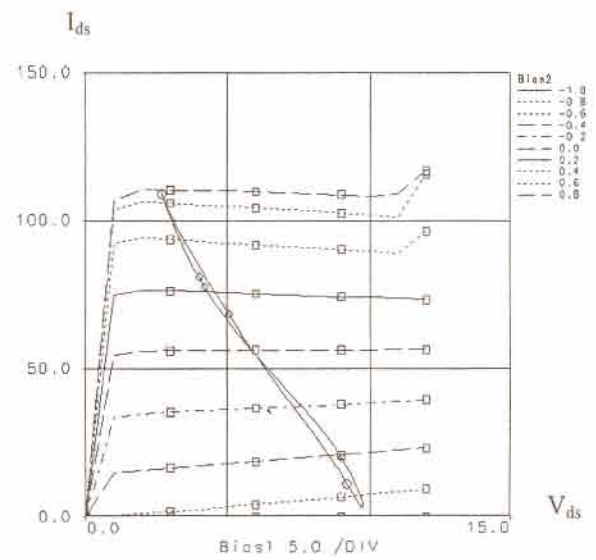
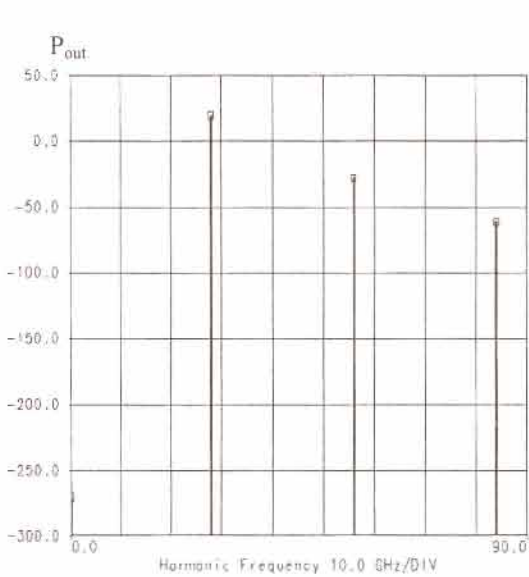
V_{gs} (volt)	V_{ds} (volt)	R_L	X_L	P_{in} (dBm)	Harmonic No.	P_{out} (dBm)	P_{dc} (mW)	PAE	G_P (dB)
0	6	47	0	0	۳	17	336	14.62%	17

شکل ۱۱ منحنی سیکل بار و طیف خروجی تقویت کننده کلاس A برای بار ۴۷ اهم و توان ورودی 0dBm



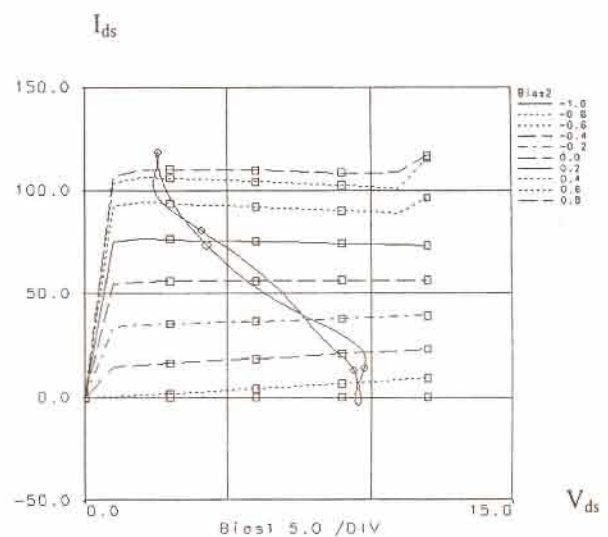
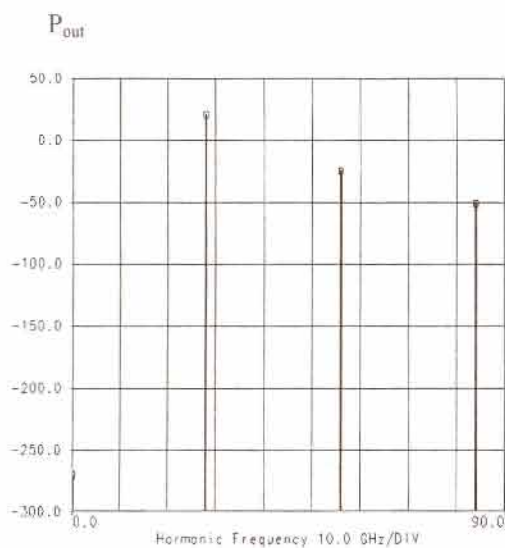
V_{gs} (volt)	V_{ds} (volt)	R_L	X_L	P_{in} (dBm)	Harmonic No.	P_{out} (dBm)	P_{dc} (mW)	PAE	G_P (dB)
0	6	500	0	0	۳	8	306	1.74%	8

شکل ۱۲ منحنی سیکل بار و طیف خروجی تقویت کننده کلاس A برای بار ۵۰۰ اهم و توان ورودی 0dBm. با افزایش شیب و سطح منحنی سیکل بار توان خروجی کاهش می‌یابد.



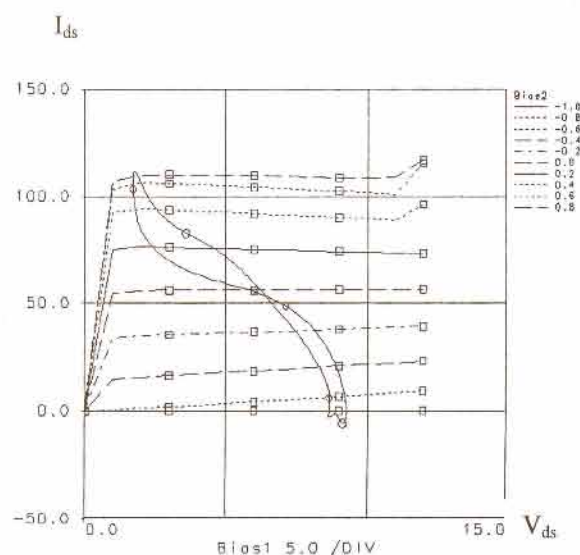
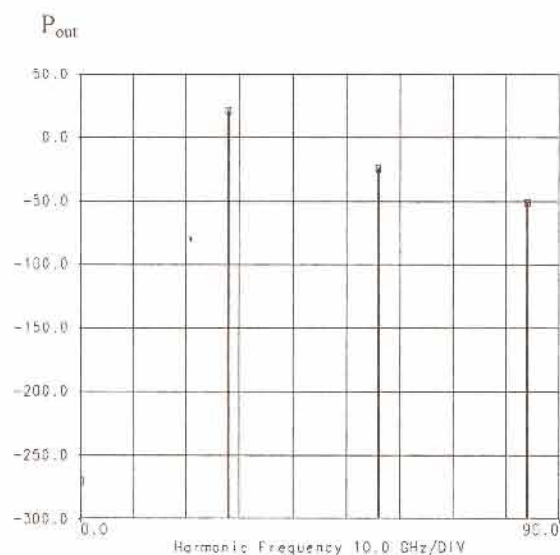
V_{gs} (volt)	V_{ds} (volt)	R_L	X_L	P_{in} (dBm)	Harmonic No.	P_{out} (dBm)	P_{dc} (mW)	PAE	G_P (dB)
0	6	47	0	5	۳	21	336	36.53%	16

شکل ۱۳ منحنی سیکل بار و طیف خروجی تقویت کننده کلاس A برای بار ۴۷ اهم و توان ورودی 5dBm از آنجا که بهینه سازی مدار برای بار ۴۷ اهم صورت گرفته است، عملکرد تقویت کننده در این حالت بهینه است.



V_{gs} (volt)	V_{ds} (volt)	R_L	X_L	P_{in} (dBm)	Harmonic No.	P_{out} (dBm)	P_{dc} (mW)	PAE	G_P (dB)
0	6	47	0	15	۳	21	345	27.32%	6

شکل ۱۴ منحنی سیکل بار و طیف خروجی تقویت کننده کلاس A برای بار ۴۷ اهم و توان ورودی 15dBm



V_{gs} (volt)	V_{ds} (volt)	R_L	X_L	P_{in} (dBm)	Harmonic No.	P_{out} (dBm)	P_{dc} (mW)	PAE	G_p (dB)
-1	6	47	0	15	۳	21	321	26.8%	5

شکل ۱۵ منحنی سیکل بار و طیف خروجی تقویت کننده کلاس B برای بار ۴۷ اهم و توان ورودی 15dBm

۸- مراجع

- [1] Curtice W.R. , " A MESFET Model for use in design of GaAs ICs ," IEEE Trans. Microwave Theory and Techniques , Vol. MTT-28 , 1980, pp.448.
- [2] Curtice W.R., and Ettenberg M. , "A Nonlinear GaAs FET Model for use in the Design of output circuits for power Amplifier," IEEE Trans. Microwave Theory and Techniques, MTT-33, 1985, pp.1383.
- [3] Statz H. , Newman P. , Pucel R. , And Haus H. , "GaAs FET Device and Circuit Simulation in SPICE ", IEEE Trans. Electron Devices, Vol. ED-34 , 1987 , pp. 160-169.
- [4] California Eastern Laboratories , "Nonlinear Model Data Items" ,<http://www.cel.com>, Circuit Network Items ,
- [5] Tajima Y. , Wroma B. , and Mishima K. , "GaAs FET Large Signal Model and its Application to circuit Design ," IEEE Trans. Electron Devices , Vol.28 , Feb.1981.
- [6] Curtice W., "GaAs MESFET modeling and Nonlinear CAD, "IEEE Transactions on Microwave Theory and Techniques", MTT-36, No. 2, Feb. 1988, pp. 220-230.
- [7] Siddiqui et al, "A high power and high efficiency power amplifier for Local Multipoint Distribution Service, "IEEE MTT-S Digest, 1996, pp.701-704.
- [8] Siddiqui et al, "A High-Power and High-Efficiency Monolithic Power amplifier at 28 GHZ for LMDS applications, "IEEE Trans. Microwave Theory and Techniques. MTT-46, No.12, Dec 1998, pp. 2226-2232.
- [9] Mass S.A., *Nonlinear Microwave Circuits*, Norwood , M. A: Artech House , 1988.
- [10] Duvanaud Claude, "Les Classes De Fonctionnement a Haut Rendement Pour L'amplification De Puissance Microonde, En Vue D'applications Spatiales Et De Radio Communications Mobiles, PhD Thesis, Universite De Limoges, 1993.
- [11] Gonzalez G. , *Microwave Transistor Amplifiers: Analysis and Design*, Prentice Hall, 2nd edition, 1997.